

doi:10.19306/j.cnki.2095-8110.2020.03.004

# 基于嵌入式 GPU 的三天线 GNSS 基带信号处理加速技术

杨智博, 金 天

(北京航空航天大学电子信息工程学院, 北京 100191)

**摘 要:** GNSS 软件接收机因其可移植性及灵活性等优点, 持续受到业内关注。但传统的软件接收机存在计算量大、耗时长、捕获和跟踪基带信号处理过程, 使得软件接收机往往跟踪通道较少, 且难以在嵌入式系统上运行。利用嵌入式图形处理器 (GPU) 的高浮点性能和并行运算能力, 对 GNSS 软件接收机中耗时长且并行性明显的模块进行加速, 实现采用 CUDA 流的数据读取, 以及多采样点并行的捕获和多采样点、多卫星并行的跟踪。采用嵌入式 GPU 进行加速后, 可将数据读取速度提高 3.43 倍, 卫星搜捕速度提高 16.83 倍, 卫星跟踪速度提高 11.28 倍。实验结果表明, 在嵌入式 Jetson TX2 平台上可以支持超过 90 个 62MHz 采样的 GNSS 卫星信号处理。研制了三天线 GNSS 信号的定位和测姿接收机, 为未来小型嵌入式 PNT 系统的研制提供新思路。

**关键词:** GNSS; 软件接收机; 基带信号处理; 嵌入式 GPU; PNT

中图分类号: V19

文献标志码: A

开放科学(资源服务)标识码(OSID):

文章编号: 2095-8110(2020)03-0023-07



## Signal Processing Acceleration Technology of Three-antenna GNSS Baseband Based on Embedded GPU

YANG Zhi-bo, JIN Tian

(School of Electronic and Information Engineering, Beihang University, Beijing 100191, China)

**Abstract:** GNSS software receiver is being paid more and more attention by researchers due to its portability and flexibility. However, the process of capturing and tracking baseband signals in traditional software receiver is very computationally intensive and time-consuming, which makes it difficult to run on embedded systems. The time-consuming and parallel modules in the GNSS software receiver are accelerated using embedded GPU, which has high floating point performance and parallel computational power. The data reader module uses CUDA stream for acceleration, which can increase the data reading speed by 3.43 times. The acquisition module uses multiple sampling points in parallel for acceleration, increasing the acquisition speed by 16.83 times. The tracking module uses multiple sampling points and multiple satellites in parallel for acceleration, with the tracking speed increased by 11.28 times. The experimental results show that over 90 GNSS satellite signals processing with 62MHz sampling can be supported on the embedded Jetson TX2 platform. And a three-antenna GNSS signal positioning and attitude measuring receiver is developed, providing a new idea for the development of small embedded PNT systems in the future.

**Key words:** GNSS; Software receiver; Baseband signal processing; Embedded GPU; PNT

收稿日期: 2020-01-20; 修订日期: 2020-03-16

基金项目: 国家自然科学基金(61471017); 装备预研领域基金(61405180105)

作者简介: 杨智博(1997-), 女, 硕士研究生, 主要从事无线电导航方面的研究。E-mail: yangzhibo@buaa.edu.cn

通信作者: 金天(1981-), 男, 副教授, 主要从事卫星导航软件接收机技术的研究。E-mail: jintian@buaa.edu.cn

## 0 引言

近年来,由于全球定位系统(Global Positioning System,GPS)、俄罗斯全球卫星导航系统(Global Navigation Satellite System,GLONASS)的现代化升级和伽利略卫星导航系统(Galileo Satellite Navigation System)、中国北斗卫星导航系统(BeiDou Navigation Satellite System,BDS)的不断建设和完善,全球卫星导航系统(Global Navigation Satellite System,GNSS)正在发生着巨大的变化。未来四大卫星导航(GPS、BDS、GLONASS、GALILEO)以及准天顶卫星系统(Quasi-Zenith Satellite System,QZSS)、印度区域导航卫星系统(Indian Regional Navigation Satellite System, IRNSS)和广域增强系统(Wide Area Augmentation System,WAAS)等众多增强型导航系统将播发多种频率的民用信号<sup>[1]</sup>,在提高卫星导航性能的同时,也对接收机的设计提出了新的挑战。

传统的以现场可编程门阵列(Field Programmable Gate Array,FPGA)或者专用集成电路(Application Specific Integrated Circuit,ASIC)为代表的硬件接收机,由于其开发周期长和不够灵活的缺点,难以满足用户和运营商不断变化的需求<sup>[2]</sup>。在这种背景下,软件接收机受到越来越多来自业内的关注。软件接收机具有很高的灵活性,能够以很少的额外组件实现低成本,并且可以根据用户的需求便捷的更改和升级<sup>[3]</sup>。但传统的软件接收机存在计算量大、耗时长长的捕获和跟踪基带信号处理过程,使得软件接收机往往跟踪通道较少,且难以在嵌入式系统上运行,因此基带信号处理过程的加速是软件接收机研究的重点。

随着图形处理器(Graphics Processing Unit,GPU)技术的不断发展,其应用领域由图形领域扩展到高性能计算领域,使得利用GPU加速软件接收机成为可能,相关研究也逐渐增多。Hobiger T等使用GPU处理GPS C/A码信号的捕获和跟踪,基于Intel Core 2 Q9450 CPU和NVIDIA GeForce GTX 280 GPU实现了8MHz采样率、4bit量化且支持12个卫星通道的实时GPS软件接收机<sup>[4]</sup>。Huang B等使用Intel i7-3770K CPU和NVIDIA GeForce GTX 580 GPU实现了多系统实时软件接收机,可跟踪11种卫星信号<sup>[3]</sup>。XuL等基于NVIDIA

GeForce GTX 750 Ti GPU实现了一款模块化GPS软件接收机NAVSDR,支持300余个跟踪通道以9.75MHz采样率和4bit量化实时运行<sup>[5]</sup>。Park KW等基于GPU和CPU异构的嵌入式平台Jetson TK1实现了一款软件接收机,支持10个跟踪通道以10MHz采样率实时运行<sup>[6]</sup>。

虽然在利用GPU加速软件接收机方面的研究越来越多,但多数研究均针对PC,针对嵌入式平台的相关研究较少。因此,在嵌入式平台上实现支持高采样率、多卫星通道的实时GNSS软件接收机仍亟待研究。

本文对基于嵌入式平台的GNSS软件接收机的实现进行了研究。为满足软件接收机的实时性、高采样率以及多卫星通道的要求,本文采用嵌入式GPU对耗时长且并行性明显的信号读取模块、捕获模块和跟踪模块进行了加速,研制了三天线GNSS定位和测姿接收机的样机,并对其进行了加速性能和样机性能的测试。

## 1 三天线GNSS软件接收机整体架构

### 1.1 总体结构设计

如图1所示,三天线GNSS信号定位和测姿接收机包含如下4个模块:射频前端、基带信号处理、导航定位解算和姿态测量。射频前端将射频模拟信号转换成数字基带信号,3个天线的信号通过采集设备转换成数字基带信号;基带信号处理模块包括捕获、跟踪和位同步模块,从基带信号中获得导航电文数据比特;导航定位解算模块从导航电文中提取出相关信息,进而解算出接收机的位置、速度和时间信息;姿态测量模块根据载波相位观测值求差,得到载体的姿态信息。

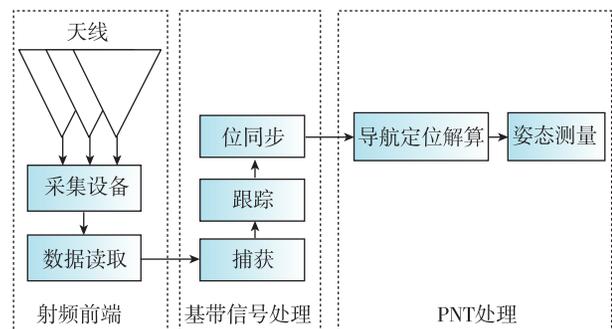


图1 接收机框架图

Fig. 1 Receiver frame

### 1.2 射频前端设计

采集设备的主要任务是将 3 个天线接收到的射频模拟信号离散成包含卫星信号成分的、频率较低的数字中频信号,并且在此过程中进行必要的滤波和增益控制。

采集设备选用 MAX2771 芯片,能够以较低的成本提供最高性能和集成度,可以覆盖 E5/L5、L2、E6、E1/L1 波段,支持 GPS、GLONASS、Galileo、QZSS、IRNSS 和 BDS。通过采集设备上的 MicroUSB 接口虚拟串口,可以配置卫星信号类型、频点、带宽,满足多个 GNSS 的卫星信号在信号形式、频点、带宽等方面的不同要求。

3 个天线的模拟信号经采集设备转换为数字中频信号后,数据读取模块读取采样数据到缓存中,然后根据采样数据的存储格式拆分为接收机各个系统需要的中频数据。

### 1.3 基带信号处理模块设计

基带信号处理是软件接收机中重要的一环,其中包括捕获、跟踪和位同步模块。通过基带信号处理模块,接收机从数字中频信号中获得导航电文数据比特,为后续导航定位解算做准备。

#### 1.3.1 捕获模块设计

捕获是针对码相位和多普勒频移的二维搜索过程,即捕获的目的是确定能观测到的卫星,并估计出粗略的伪码相位和载波多普勒频移。目前常用的捕获算法有串行捕获、并行频率捕获和并行码相位捕获。其中,并行码相位捕获算法将数字相关器的相关运算替换为快速傅立叶变换<sup>[7]</sup>,减少了运算时间,在实时软件接收机中被广泛使用。

并行码相位捕获算法的流程如图 2 所示。数字中频输入信号与本地载波信号相乘,分别得到 I、Q 支路。I、Q 支路经傅里叶变换,得到频域信号,与本地伪码的频域复共轭相乘,再进行傅里叶逆变换,取模,查找出最大相关峰值。该最大相关峰值对应的伪码相位和载波多普勒频移即为捕获模块的目标值。

软件接收机的捕获模块使用并行码相位算法。各系统第一次调用捕获模块时,对其对应的导航系统的全部卫星遍历捕获,之后每 1s 捕获 1 次,每次捕获 1 颗未被成功跟踪的卫星。

#### 1.3.2 跟踪模块设计

经由捕获模块,可以得到可见卫星信号的载波频率(包括载波多普勒偏移)和伪码相位的粗略估

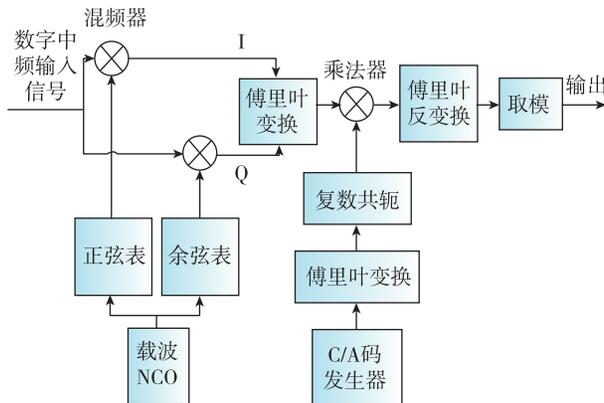


图 2 并行码相位算法图

Fig. 2 Phase algorithm diagram of parallel code

计值。但它们的精度无法达到解调导航信息的要求,同时由于在接收卫星信号的过程中,如卫星持续运动、接收机运动、时钟晶振钟漂和随机抖动等多种因素都会引起信号伪码相位和载波频率的变化,因此接收机在捕获到某颗卫星的信号后,将会在跟踪模块对载波频率和伪码相位值进行进一步处理,得到它们的精确值。

如图 3 所示,软件接收机的跟踪模块分为 4 个子模块:相关器子模块、PLL 子模块、DLL 子模块和 NCO 子模块。跟踪模块的更新周期设置为 40ms,子模块的更新周期设置为 1ms。即每次调用跟踪模块时,子模块循环运行 40 次。

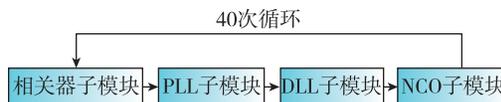


图 3 跟踪模块架构图

Fig. 3 Tracking module architecture

相关器子模块根据载波频率和载波相位得到本地载波同相、正交三角函数表;根据伪码相位和码间隔得到本地三路超前、即时、滞后伪码码表;采用比特并行快速算法进行载波剥离和相关解扩,最终得到 E 路、P 路、L 路(超前、即时、滞后)的同相正交共 6 个相关值。PLL 跟踪子模块采用对导航电文翻转不敏感的科斯塔(Costas)锁相环,根据接收信号载波相位和本地载波相位的差值对本地载波相位进行调整,最终实现对载波相位的跟踪,达到接收信号载波和本地载波相位的动态同步。DLL 跟踪子模块选用延迟锁定环,根据接收信号伪码和本地伪码的相位差异对本地伪码相位进行调整,最终实现对伪码相位的跟踪。在经由以上模块对基

带信号中的载波和伪码进行剥离之后, NCO 跟踪子模块存储即时的同相相关值, 组成 1ms 宽数据比特流, 以供后续位同步模块进行处理。

### 1.3.3 位同步模块设计

接收机的位同步模块采用直方图算法, 通过对跟踪环路输出的 1ms 宽数据比特流进行处理, 得到数据比特边缘。之后将对应于同一个导航电文数据比特的 20 个 1ms 宽的数据比特合并起来, 组成 20ms 宽的数据比特, 完成导航电文数据比特的解调。

### 1.4 导航定位解算模块设计

导航定位解算模块包含帧同步、导航数据解码、卫星位置及伪距计算和导航参数解算 4 个子模块。经此 4 个子模块, 导航定位解算模块最终得到天线的位置速度和时间 (Position Velocity and Time, PVT) 信息。

### 1.5 姿态测量模块设计

姿态测量模块基于实时动态 (Real-Time Kinematic, RTK) 载波相位差分技术, 通过对安装在载体上的 3 个天线测得的载波相位进行差分处理, 实时确定载体的姿态。

姿态测量模块采用基线长度约束的 LAMBDA 算法, 即 CLAMBDA 算法。CLAMBDA 算法通过基线约束, 可以在观测历元较少的情况下得到精确的双差模糊度整数解<sup>[8]</sup>, 进而得到精确的基线矢量和姿态角。

## 2 基于嵌入式 GPU 的 GNSS 信号处理加速技术

### 2.1 数据读取模块加速技术

前文中提到, 数据读取模块的功能是将采集设备输出的采样数据读取到缓存中, 然后根据存储格式将其拆分和重组为接收机各个系统需要的中频数据。现以量化位数为 1bit, 采集设备同时采集 3 个天线的卫星信号为例, 对采样数据的存储格式以及数据拆分和重组的过程进行说明。

如图 4 所示, 来自 3 个天线的采样数据以比特相邻的方式存储。由于接收机针对 3 个天线的 3 个系统是相互独立的, 数据读取模块需对采样数据进行拆分, 并重组成各个系统对应的中频数据。可以看出, 其组成中频数据的 1 个字节, 需要对采样数据的 4 个字节进行拆分。

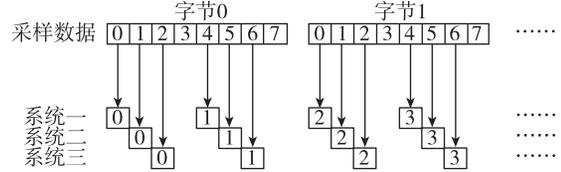


图 4 采样数据的存储格式图

Fig. 4 Storage format of the sampled data

以 62MHz 采样率和 1bit 量化位数为例, 数据读取模块每次对 40ms 的数据进行操作, 进行 34410000 次位运算、7440000 次乘法运算和 7440000 次加法运算。如此繁重的运算量直接影响着接收机的实时处理性能, 因此需针对数据读取模块进行加速。

加速后数据读取模块的实现流程如图 5 所示。

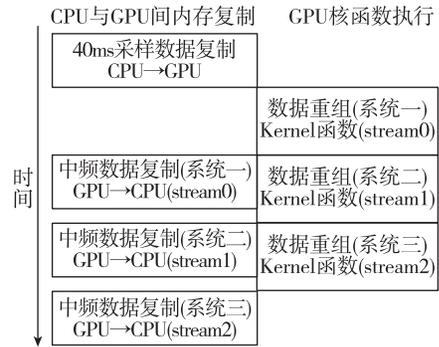


图 5 数据读取模块的实现流程图

Fig. 5 Implementation flow of data reading module

一方面, 中频数据的每个字节的重组过程是相互独立的, 具有很好的数据并行性, 可以由 GPU 上的内核函数并行的执行。内核函数开启的线程格中包含大量线程, 通过这些线程能够实现多字节并行, 加速中频数据的重组过程。

另一方面, 由于中频数据的重组过程在 GPU 上的内核函数内执行, 执行完毕后还需要进行由 GPU 到 CPU 的内存复制操作, 将 GPU 上的中频数据复制到 CPU 上, 方便后续对数据的处理。而支持设备重叠过程的 GPU 能够在执行一个内核函数的同时, 在设备和主机之间执行复制操作, 这种计算与数据传输的重叠是通过 CUDA 流来实现的。CUDA 流表示一个 GPU 操作队列, 该队列中的操作将按指定的顺序执行, 可以将每个流视为 GPU 上的一个任务, 并且这些任务可以并行执行。如图 5 所示, 通过 CUDA 流的使用, 减少了 2 组中频数据复制的时间, 进一步加速了数据读取模块。

### 2.2 捕获模块加速技术

捕获模块使用并行码相位捕获算法,其算法流程如图 2 所示。通过观察可以发现,算法中混频、乘法、傅里叶变换、傅里叶逆变换等操作都以采样点为基本单位,且对每个采样点的操作具有明显的并行性,因此对捕获模块的加速采用多采样点并行的方式。

针对捕获中的混频和乘法运算,使用内核函数开启的并行线程加速,一个线程处理一个或多个采样点。对捕获中的傅里叶变换和傅里叶逆变换运算,使用 CUFFT 库中提供的专门用于 CUDA 傅里叶变换的函数,CUFFT 库在计算性能上对连续的快速傅里叶变换(Fast Fourier Transformation, FFT)处理进行了批处理优化,通过批处理可以掩盖 GPU 访问显存的时间,从而降低整体运算时间<sup>[9]</sup>。

针对捕获中的求和运算和峰值查找运算,使用基于共享内存的并行规约算法进行加速。以 8 个元素为例,并行规约的流程如图 6 所示,规约的每个步骤都使得数据量变为一半,即使得时间复杂度由  $O(N)$  降为  $O(\log N)$ 。并行规约算法需要线程间的通信和协作,相较于全局内存,共享内存的性能更加优越。一方面,SM 对全局内存的访问需要通过 L2 cache,而自动管理的 cache 具有不确定性;另一方面,作为用户手工管理的缓存,共享内存存在性能上堪比 CPU 的 L1 cache,相较于全局内存具有更高的带宽和更低的延迟。

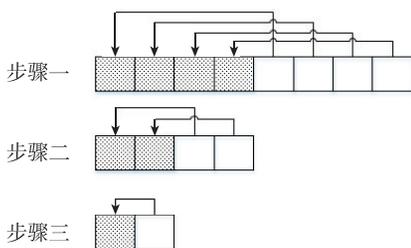


图 6 并行规约算法示意图

Fig. 6 Schematic diagram of parallel reduction algorithm

### 2.3 跟踪模块加速技术

三天线软件接收机需要对多个信号通道的卫星进行跟踪,其数量可达几十个甚至上百个。因此跟踪模块的加速使用多卫星并行的方式,其中计算任务最繁重的相关器跟踪子模块以采样点数为单位对中频数据进行相关操作,采用多卫星、多采样点并行的方式。

前文中提到,相关器子模块采用比特并行快速算法进行载波剥离和相关解扩。比特并行快速算法将 32 个采样点进行的相关运算转化为整型数据的按位异或操作,每 32 个采样点的相关结果的累加通过统计整型变量的比特 1 的数目实现<sup>[10]</sup>。线程间相关结果的累加,与捕获过程的求和运算和峰值查找运算类似,使用基于共享内存的并行规约算法。

另外,由于跟踪模块需要在 CPU 和 GPU 之间传递的数据较多且结构复杂,对除中频数据以外的其他数据的传输,使用统一寻址<sup>[11]</sup>,无需显式拷贝,而是使用函数 cudaMallocManaged() 开辟一块存储空间,主机代码和设备代码均能对其访问。这种方式避免了人为的数据拷贝,能够降低代码复杂度。

## 3 样机研制与实验验证

### 3.1 样机研制

样机使用的硬件平台是 NVIDIA 推出的 Jetson TX2,它是一种超小型模块化的超级计算机,尺寸仅有信用卡大小,非常适合于 GPU 计算的嵌入式系统。Jetson TX2 平台的操作系统为 64bit 的 Ubuntu 16.04,其性能如表 1 所示。

表 1 Jetson TX2 性能概况

Tab. 1 Jetson TX2 performance

CPU	ARM® Cortex-A57(四核) @ 2GHz+ NVIDIA Denver2 (双核) @ 2GHz
GPU	256 核心 @ 1300MHz Pascal 架构 计算能力 6.2
内存	8GB 128 位 LPDDR4 @ 1866MHz   58.3 GB/s
存储	32GB eMMC 5.1

瑞泰新时代(北京)科技有限公司针对 Jetson TX2 开发了配套的超小型开发系统,型号为 RTS-ASG003。样机如图 7 所示。

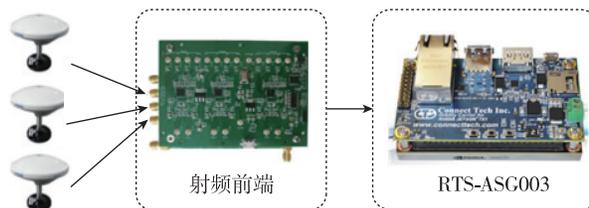


图 7 样机图

Fig. 7 Prototype diagram

### 3.2 加速性能测试

在 62MHz 采样率、1bit 量化条件下,采集 BDS B3I 的三天线实际卫星信号,长度为 200s。以 40ms 的数据块为单位,统计数据读取模块的处理时间,测试结果对 5000 个样本值取平均值;统计三系统在第 1 次调用捕获模块时,对 BDS 的 37 颗卫星遍历搜索的时间,一颗卫星的捕获时间对  $3 \times 37$  个样本值取平均值;以 40ms 的数据块为单位,统计后 100s 接收机稳定跟踪 24 颗卫星的情况下跟踪模块的处理时间,测试结果对 2500 个样本值取平均值。

根据上述测试条件,在样机上对加速前后的数据读取模块、捕获模块和跟踪模块的性能进行对比测试,测试结果如表 2 所示。

表 2 加速性能对比

Tab. 2 Acceleration performance comparison

	数据读取模块	捕获模块	跟踪模块
未加速耗时/ms	12.61	364.60	102.84
加速后耗时/ms	3.67	21.67	9.12
加速比	3.43	16.83	11.28

表 2 显示,在 62MHz 采样率、1bit 量化条件下,数据读取模块达到了 3.43 倍的加速比;捕获模块对单个卫星通道的捕获达到了 16.83 倍的加速比;跟踪模块对 24 个卫星通道的跟踪达到了 11.28 倍的加速比。

### 3.3 样机性能测试

#### 3.3.1 定位、测速和测姿性能测试

分别在软件接收机的定位和测速结果稳定输出后,每间隔 1s 采集其输出的位置测量值和速度测量值,共采集 300s。在软件接收机的测姿结果稳定输出后,每间隔 1s 采集其输出的姿态测量值,共采集 100s。测试信号为 BDS B3I 信号,测试采样频率为 62MHz。

图 8 所示为位置测量值与其均值的差。

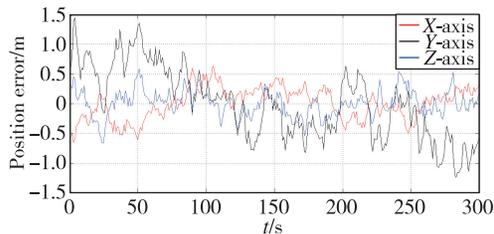


图 8 位置误差

Fig. 8 Position errors

定位结果的标准差如表 3 所示。

表 3 定位结果的标准差

Tab. 3 Position STD

	X-axis	Y-axis	Z-axis
STD/m	0.265	0.600	0.218

图 9 所示为速度测量值与其均值的差。

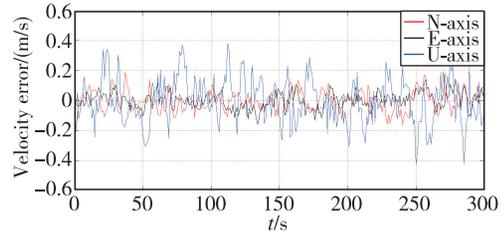


图 9 速度误差

Fig. 9 Velocity errors

测速结果的标准差如表 4 所示。

表 4 测速结果的标准差

Tab. 4 Velocity STD

	N-axis	E-axis	U-axis
STD/(m/s)	0.066	0.056	0.150

图 10 所示为姿态测量值与其均值的差。

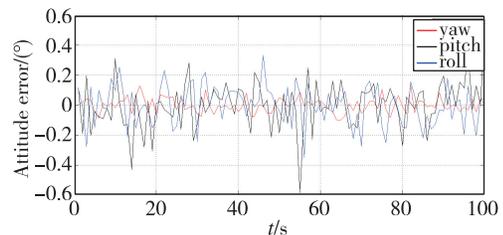


图 10 姿态误差

Fig. 10 Attitude errors

测姿结果的标准差如表 5 所示。

表 5 测姿结果的标准差

Tab. 5 Attitude STD

	航向角	俯仰角	横滚角
STD/(°)	0.049	0.161	0.133

#### 3.3.2 跟踪通道数测试

考虑到实际可见的卫星数量有限,无法测出接收机的峰值性能。本文利用接收机对 100s 的 BDS B3I 卫星的 62MHz 采样信号进行处理,分别统计其在不同跟踪通道数量下的程序总运行时间,由此估算不同跟踪通道数量所需的 GPU 处理能力。图 11 所示为 3、6、9、12、15、18、21 和 24 个跟踪通道的处理时间,以及对更多通道性能的拟合。

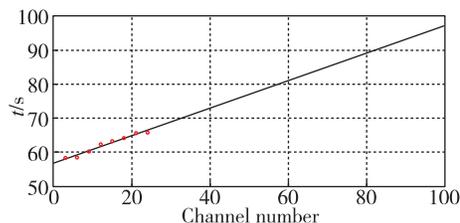


图 11 运行时间图

Fig. 11 Program run time

由图 11 可知,接收机能够在不超过 95% 处理器负载的情况下,支持超过 90 个 62MHz 采样的 GNSS 卫星信号处理。而参考文献[6]中 Park K W 等研制的基于 Jetson TK1 的软件接收机,仅支持 10 个跟踪通道以 10MHz 采样率实时运行。因此,本文中研制的样机在更高采样率条件下,实现了 90 个跟踪通道的实时处理,接收机性能得到了显著提升。

#### 4 结论

本文利用 GPU 强大的浮点计算性能和并行运算能力,对 GNSS 软件接收机中耗时长且并行性明显的模块进行了加速,并对三系统在 62MHz 采样率条件下的加速性能进行了测试。测试结果如下:

1) 对数据读取模块进行 GPU 加速,实现了多个采样数据的并行拆分与重组,并采用 CUDA 流实现了内核函数与复制操作的并行执行,达到了 3.43 倍的加速比。

2) 对捕获模块进行 GPU 加速,采用多采样点并行、CUFFT 库以及基于共享内存的并行规约算法,达到了 16.83 倍的加速比。

3) 对跟踪模块中计算任务最繁重的相关器跟踪子模块进行 GPU 加速,采用多采样点、多卫星并行以及基于共享内存的并行规约算法,达到了 11.28 倍的加速比。

利用上述 GPU 平台研制的三天线 GNSS 定位和测姿接收机样机,定位内符合精度达到 0.60m,测速内符合精度达到 0.15m/s,测姿内符合精度达到 0.16°,可以支持超过 90 个 62MHz 采样的 GNSS 卫星信号处理。

#### 参考文献

[1] Borre K, Kudryavtsev I. Software defined GNSS receiver[J]. *Procedia Engineering*, 2015, 104: 9-14.  
 [2] Roberts W, Bavaro M, Vaccaro S, et al. PRECISIO—design considerations for a multi-constellation, multi-fre-

quency software receiver[C]// *Proceedings of 5<sup>th</sup> Workshop on Satellite Navigation Technologies & European Workshop on GNSS Signals & Signal Processing*. IEEE, 2010.

- [3] Huang B, Yao Z, Guo F, et al. STARx—a GPU based multi-system full-band real-time GNSS software receiver[C]// *Proceedings of International Technical Meeting of the Satellite Division of the Institute of Navigation*, 2013: 1549-1559.  
 [4] Hobiger T, Gotoh T, Amagai J, et al. A GPU based real-time GPS software receiver[J]. *GPS Solutions*, 2010, 14(2): 207-216.  
 [5] Xu L, Ziedan N I, Guo W, et al. NAVSDR: a GPU-based modular GPS software receiver[C]// *Proceedings of ION GNSS Conference*, 2015.  
 [6] Park K W, Jang W J, Park C, et al. Implementation and analysis of GNSS software receiver on embedded CPU-GPU heterogeneous architecture[C]// *Proceedings of 29<sup>th</sup> International Technical Meeting of the Satellite Division of the Institute of Navigation, ION GNSS 2016*. Institute of Navigation, 2016: 70-76.  
 [7] Parkinson B W, Enge P, Axelrad P, et al. *Global positioning system: theory and applications, Volume II* [M]. American Institute of Aeronautics and Astronautics, 1996.  
 [8] Park C, Teunissen P J G. Integer least squares with quadratic equality constraints and its application to GNSS attitude determination systems[J]. *International Journal of Control, Automation, and Systems*, 2009, 7(4): 566-576.  
 [9] 部锦雷, 刘佩林, 陈新. 基于 CUDA 的宽带 GNSS 接收机信号处理加速技术[J]. *信息技术*, 2017(1): 121-126, 130.  
 Gao Jinlei, Liu Peilin, Chen Xin. Acceleration of signal processing in broadband GNSS receiver based on CUDA[J]. *Information Technology*, 2017(1): 121-126, 130(in Chinese).  
 [10] Ledvina B M, Psiaki M L, Powell S P, et al. Bit-wise parallel algorithms for efficient software correlation applied to a GPS software receiver[J]. *IEEE Transactions on Wireless Communications*, 2004, 3(5): 1469-1473.  
 [11] Xu L, Ziedan N I, Niu X, et al. Correlation acceleration in GNSS software receivers using a CUDA-enabled GPU[J]. *GPS Solutions*, 2017, 21(1): 225-236.