

doi:10.19306/j.cnki.2095-8110.2022.06.014

面向多旋翼重载无人机均流技术优化研究

马慧圆¹, 霍冉², 李家昌²

(1. 西安科技大学管理学院, 西安 710054; 2. 西安科技大学电气与控制工程学院, 西安 710054)

摘要:多旋翼重载无人机的应用需要大功率的无刷直流电机为其提供升力。金属-氧化物半导体场效应晶体管(MOSFET)和绝缘栅双极型晶体管(IGBT)等开关器件可以通过并联提供更大的电流容量,以满足大功率的需求。然而,由于杂散电感、器件特性的变化和印制电路板(PCB)布局的不对称等原因,并联开关器件将出现不平衡电流,这可能会对系统造成损坏。为解决此问题,使用Multisim软件搭建仿真电路,测量2个并联MOSFET之间的电流,分析不平衡电流产生的具体原因,并提出了一种采用栅极串联均流电阻联合耦合电感的MOSFET并联电流均衡方法,最后通过仿真和实验验证了该方法的可行性。与串联均流电阻法和耦合电感法相比,此方法能使导通电流保持均衡,更好地提高系统的可靠性。

关键词:重载无人机; 并联均流; Multisim 仿真; 大功率应用

中图分类号: V279

文献标志码: A

文章编号: 2095-8110(2022)06-0108-14

Research on Optimization of Current Sharing Technology for Multi-Rotor Heavy-Duty Drone

MA Hui-yuan¹, HUO Ran², LI Jia-chang²

(1. School of Management, Xi'an University of Science and Technology, Xi'an 710054, China;
2. School of Electrical and Control Engineering, Xi'an University of Science and Technology, Xi'an 710054, China)

Abstract: The application of multi-rotor heavy-duty drone requires a high-power brushless DC motor to provide lift for it. Switching devices such as Metal-Oxide-Semiconductor Field-Effect Transistor (MOSFET) and Insulated Gate Bipolar Transistor (IGBT) can be connected in parallel to provide greater current capacity, which can meet high-power requirements. However, due to stray inductance, changes in device characteristics and asymmetry of Printed Circuit Board(PCB) layout, parallel switching devices can have unbalanced current, which may damage the system. To solve this problem, this paper uses Multisim software to build a simulation circuit, and measures the current between two parallel MOSFET. The specific causes of unbalanced current are analyzed, and a method for MOSFET parallel current equalization using gate series current-sharing resistance combined with coupled inductance is proposed. At last, the feasibility of this method is verified by simulation and experiment. Compared with the series current-sharing resistance method and the coupled inductance method, this method can keep the conduction current balanced, which can better improve the reliability of the system.

Key words: Heavy-duty drone; Parallel current sharing; Multisim emulation; High power application

收稿日期: 2021-12-03; **修订日期:** 2021-12-14

基金项目: 陕西省自然科学基金基础研究计划-陕煤联合基金(2019JLM-51)

作者简介: 马慧圆(1997-),女,硕士研究生,主要研究方向为工程项目管理。

通信作者: 霍冉(1996-),男,硕士研究生,主要研究方向为电力电子与电力传动。

0 引言

随着科技进步,人们对生产效率、生活质量、安全保障有了更高的要求,尤其是在军事作战、农业植保、消防救火、警用安防、救援物资运送等方面^[1-2]。多旋翼重载无人机凭借操控简单、可靠性高、勤务性好等优势,将在这些场景中得到更大的发展和应用,更大负载无人机在军事及工业上的需求必将愈发旺盛。

多旋翼重载无人机在设计上对稳定、安全的要求高于消费级飞行器,且传统的消费级飞行器功率较小,难以实现大负载场景中的应用。随着载物质量的逐渐增大,单个电机功率会随之增大,每个电机所需电流也会增大。

在大电流半导体开关器件中,绝缘栅双极型晶体管(Insulated Gate Bipolar Transistor, IGBT)虽比金属-氧化物半导体场效应晶体管(Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET)使用得更加广泛,但更多应用于高压场合。MOSFET 以其工作频率高、并联和电压控制易实现等优点,比 IGBT 更适合于低压领域^[3-5]。MOSFET 的导通电阻 R_{on} 具有正温度系数的特点,由于电流热效应,流过较大电流的 MOSFET 结温会升高,从而使导通电阻增大,导通电流下降,使得 MOSFET 更适用于并联使用。在无人机应用领域中对开关频率的要求更高,故本文将采用功率 MOSFET 作为开关器件。

对于大电流系统,单个半导体功率器件已经不能满足大电流的需求,往往需要几只甚至十几只半导体功率器件并联使用,以降低导通损耗和提高电流输出能力。然而,多只开关器件的并联除了带来驱动功率增大的问题,更重要的还有均流问题。对于功率半导体器件的并联运行,电流不平衡一直是一个重要的问题,它可能导致导通损耗和开关损耗不相等^[5]。此外,除了稳态电流不平衡外,不均匀的暂态电流分布还会进一步导致器件中更高的电流超调量,这可能超出安全工作区(Safe Operating Area, SOA)^[4]。不平衡现象会使并联器件产生不对称的开关速度、导通电压和电流以及器件损耗,会使最薄弱的并联器件因过载而损坏,并危及其他并联器件的安全^[6-7]。

在 MOSFET 器件参数中,导通电阻(R_{on})和栅极阈值电压(V_{th})对并联均流性能的影响较为明显。不同的 R_{on} 会导致不相等的稳态电流,而不同的 V_{th}

会导致不平衡的暂态电流。不对称的电路布局会导致寄生电感不相等,这些寄生电感主要是漏极杂散电感(L_d)、源极杂散电感(L_s)以及栅极杂散电感(L_g)。除了寄生电感外,还有栅极开通电阻($R_{g(on)}$)和栅极关断电阻($R_{g(off)}$)的一致性。

在低压大电流系统应用中, MOSFET 的并联使用多采取独立栅极电阻、引入栅极电感、优化电路板外围走线等方法,以降低多器件并联电流的不均衡性^[8-9]。文献[10]采用基于独立驱动的方法提高并联均流效果,并针对 SiC MOSFET 高速开关过程中产生的较高 dv/dt 问题,提出了一种基于脉冲宽度调制(Pulse Width Modulation, PWM)信号的同步采集方法,有效地提升了驱动系统的鲁棒性。文献[11]提出了串入耦合电感的方式,将多个共用磁芯的耦合线圈串联接入各个器件支路,利用磁通约束,实现各支路的电流平衡。文献[12]提出了一种基于差分电流传感器检测的主动均流方法,通过闭环控制并联器件的电流偏差,达到对各个并联器件的开关时间的控制,进而实现电流调控。文献[13]提出了一种基于有源栅极驱动器的电流均衡方法,用于并联分立器件。然而,在实际中产生不均流的原因很难避免,常见的均流方法都有一定的局限性,因此,仍需进一步研究更好的均流方法。

为此,本文系统地分析了各个影响因素对并联 MOSFET 的影响,然后对各个影响因素效果进行了数学分析和仿真测试。结果表明,不同的影响因素可能导致导通暂态电流、稳态电流不同程度的不平衡。随之,提出了一种采用栅极串联均流电阻联合耦合电感的 MOSFET 并联电流均衡方法,通过 Multisim 仿真分析并对比串联均流电阻法和耦合电感法,发现其导通电流可以达到更好的均衡。

1 影响因素分析

在功率 MOSFET 的并联应用中,并联器件之间的均流问题包括静态均流和动态均流。静态均流是指流经 2 个开关管的稳态电流达到一致;动态均流是指流经 2 个开关管的暂态电流达到一致。而稳态电流是指功率器件在稳定导通的工作状态下通过的电流,暂态电流是指功率器件在开通和关断时的电流。本文通过 Multisim 软件搭建双管并联的仿真电路,如图 1 所示,分析并联功率 MOSFET 各支路的静态和动态均流问题。

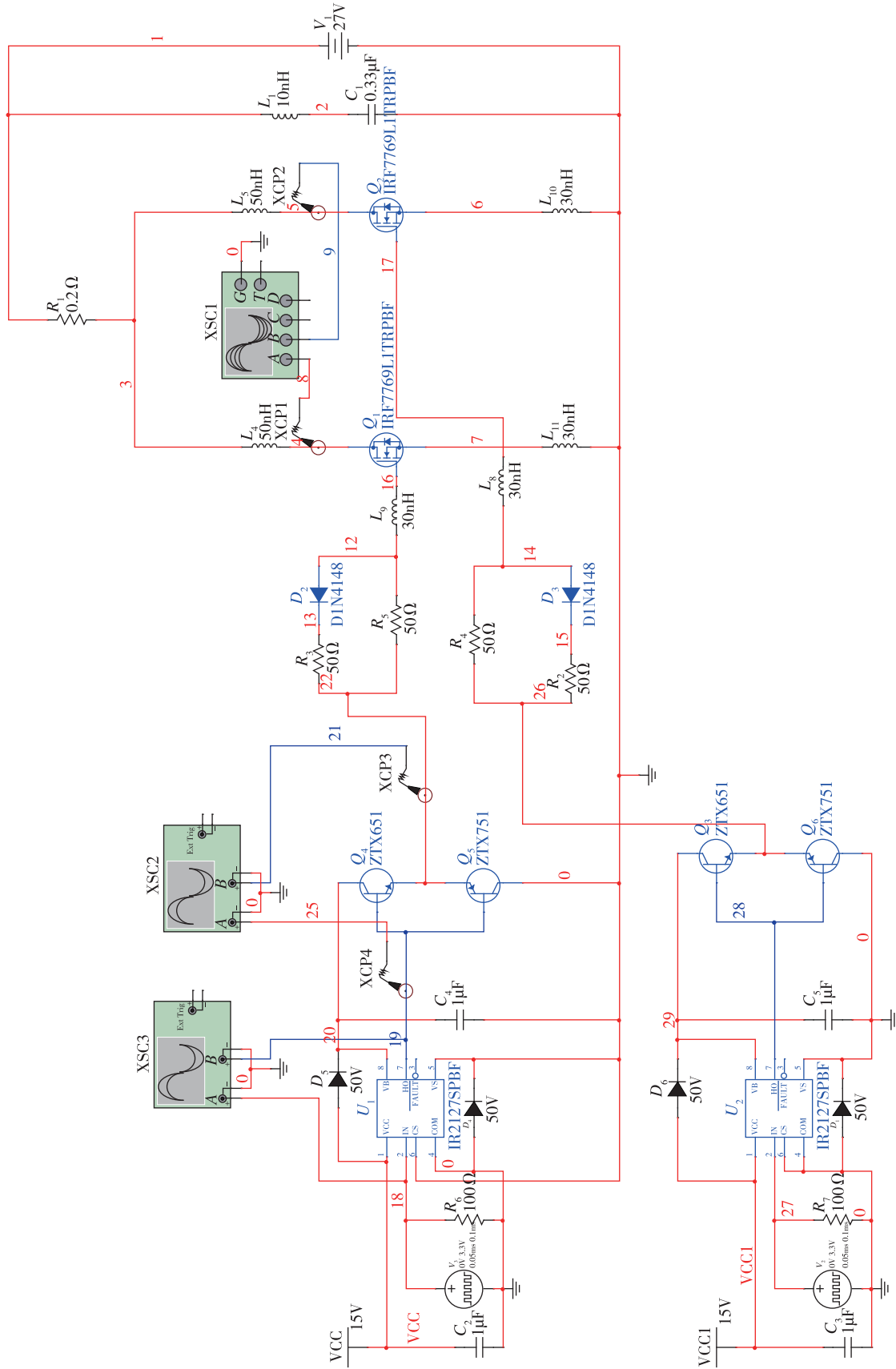


图 1 双管并联均流仿真电路

Fig. 1 Double pipe parallel current sharing simulation circuit

在仿真电路中,存在2个功率开关器件 IRF7769L1TRPBF,两者并联运行。不规则印制电路板(Printed Circuit Board,PCB)布线引入的漏极、源极和栅极寄生电感为 L_d 、 L_s 和 L_g 。栅极电阻开通电阻为 $R_{g(on)}$,栅极电阻关断电阻为 $R_{g(off)}$,驱动电压为 V_{gs} 。 L_4 、 L_5 为漏极寄生电感, L_{10} 、 L_{11} 为源极寄生电感, L_8 、 L_9 为栅极寄生电感。 V_1 为母线电压, C_1 为母线电容。 L_1 为母线电容的寄生电感, R_1 为负载电阻。通过驱动芯片 IR2127SPBF 提供 V_{gs} ,脉冲频率为 10kHz。功率 MOSFET 为电压型开关器件,只要 $V_{gs} > V_{th}$,开关管就会导通,为了使开关管完全导通,一般取 $V_{gs} > 10V$ 。功率 MOSFET 开通和关断速度取决于栅极驱动电流 i_g 对输入电容 C_{iss} 的充放电速度。为了增大驱动器的驱动能力,可通过 ZTX651 和 ZTX751 组成图腾柱结构,增大栅极驱动电流。 i_g 越大,输入电容充电时间越短,MOSFET 中导通电流上升速度越快,MOSFET 完全导通时间越短。当所有因素不一致时,动态和静态电流均出现不均流。

1.1 内因分析

1.1.1 导通电阻 R_{on} 不同的影响分析

在功率 MOSFET 的内因参数中,导通电阻 R_{on} 和阈值电压 V_{th} 是影响并联均流性能的2个最关键的参数。 R_{on} 决定器件之间的稳态电流分布,而 V_{th} 则影响瞬态电流的分配。

假设2个器件的导通电阻分别为 R_{on1} 和 R_{on2} 。那么,2个器件的电流可以表示为

$$i_{d1} = \frac{R_{on2}}{R_{on1} + R_{on2}} i_R \quad (1)$$

$$i_{d2} = \frac{R_{on1}}{R_{on1} + R_{on2}} i_R \quad (2)$$

式中, i_R 为2个器件的输出电流之和,可以看出,导通电阻小的流过的电流大,定义不均衡电流 $\Delta i_d = |i_{d1} - i_{d2}|$,则

$$i_R = i_{d1} + i_{d2} \quad (3)$$

$$i_R = \frac{U_{DC}}{R_1} \quad (4)$$

$$\Delta i_d = |i_{d1} - i_{d2}| = \frac{1 - \frac{R_{on1}}{R_{on2}}}{1 + \frac{R_{on1}}{R_{on2}}} i_R \quad (5)$$

由式(5)可以看出,器件制造工艺越成熟,导通电阻越均衡,即 $\frac{R_{on1}}{R_{on2}}$ 越接近于1,器件的均流效果越好。

1.1.2 阈值电压 V_{th} 不同的影响分析

当 $V_{th1} > V_{th2}$,其他因素完全一致时, Q_2 打开的速度比 Q_1 快,但关闭的速度比 Q_1 慢。当 V_{gs2} 上升到 Q_2 阈值电压 V_{th2} 时, Q_2 开始打开, i_{d2} 开始上升,并承受大部分电流,此时 Q_1 并未导通, $i_{d1} = 0A$ 。当 V_{gs1} 继续增加并达到 Q_1 阈值电压 V_{th1} 时, Q_1 打开, i_{d1} 开始上升。但是,在关闭过程中略有不同。维持特定漏极电流的最小栅源电压定义为 V_p 。如果减小的 V_{gs} 仍然大于 V_p ,则漏极电流不会下降,而 MOSFET 的沟道电阻将增加。只有当 V_{gs} 持续降低到低于 V_p 时,MOSFET 才会开始工作在饱和区,漏极电流将由 V_{gs} 决定。 V_{gs1} 降低到点 V_{p1} ,在该点 Q_1 不能维持其漏极电流, i_{d1} 开始减少。 V_{gs2} 继续下降到 V_{p2} ,此时 Q_2 不能再维持 i_{d2} ,然后 i_{d2} 开始下降。漏极电流 i_d 由饱和区中的 V_{gs} 确定,如式(6)所示

$$i_d = g_{fs} V_{gs} - V_{th} \quad (6)$$

这2个 MOSFET 的跨导 $g_{fs1} = g_{fs2}$ 和导通电流 $i_{d1} = i_{d2}$,在关断前, $V_{p1} > V_{p2}$ 。因此, i_{d1} 下降,但负载电流 i_R 保持不变, Q_2 需要处理更多的电流。因此,在关断期间, i_{d2} 在开始下降之前将会出现小幅度上升。

1.2 外因分析

1.2.1 共源杂散电感(L_s)的影响分析

共源杂散电感主要来自于 PCB 走线。在2个以上的 MOSFET 并联的情况下,很容易增加 L_s 的不平衡。在瞬变开关时间的饱和区期间,根据式(7)、式(8), L_s 通过对 V_{gs} 的负反馈效应来影响开关特性。在这种情况下,由于栅源电流 i_g 远小于 i_d ,MOSFET 源极电流 i_s 被认为与漏极电流 i_d 相同。

$$V_{gs} = V_{drive} - i_g R_g - L_g \frac{di_g}{dt} - L_s \frac{di_s}{dt} \quad (7)$$

$$\Delta i_d = g_{fs} (|L_{s1} - L_{s2}|) \frac{di_R}{dt} \quad (8)$$

当 L_s 有差异,其他因素一致时,根据式(7)和式(8),在导通瞬态期间,与具有较小 L_s 的 MOSFET 相比,具有较大 L_s 的 MOSFET 导通较慢,并且消耗的电流较小。在关断暂态过程中, L_s 值较大的 MOSFET 关断速度较慢,多承受部分电流。

1.2.2 漏极杂散电感(L_d)的影响分析

漏极杂散电感来自于电源接线的杂散电感,包括 PCB 布线和功率器件封装的局部电感。根据基尔霍夫定律可得

$$L_{d1} \frac{di_{d1}}{dt} + R_{on1} i_{d1} = L_{d2} \frac{di_{d2}}{dt} + R_{on2} i_{d2} \quad (9)$$

当 L_d 不同,其他所有因素保持一致时,可得

$$\Delta i_d = |i_{d1} - i_{d2}| = (L_{d2} \frac{di_{d2}}{dt} - L_{d1} \frac{di_{d1}}{dt}) / R_{on} \quad (10)$$

$$\frac{di_{d2}}{dt} \approx \frac{di_{d1}}{dt} \approx \frac{i_R}{2} = \frac{U_{DC}}{2R_1} \quad (11)$$

$$\Delta i_d = |i_{d1} - i_{d2}| = \frac{\Delta L_d}{R_{on}} \frac{U_{DC}}{2R_1} \quad (12)$$

当 L_d 有差异,其他因素一致时,根据式(12),在导通瞬态期间,与具有较小 L_d 的 MOSFET 相比,具有较大 L_d 的 MOSFET 导通较慢,并且消耗的电流较小。在关断暂态过程中,关断时间受 L_d 影响不大。

1.2.3 栅极杂散电感(L_g)的影响分析

栅极杂散电感来自于驱动器到栅极连线的杂散电感,也包括 PCB 布线和功率器件封装的局部电感。根据基尔霍夫定律可得

$$i_{d1} = g_{fs} \left(V_{drive} - i_{g1} R_g - L_{g1} \frac{di_{g1}}{dt} - L_s \frac{di_s}{dt} - V_{th} \right) \quad (13)$$

$$i_{d2} = g_{fs} \left(V_{drive} - i_{g2} R_g - L_{g2} \frac{di_{g2}}{dt} - L_s \frac{di_s}{dt} - V_{th} \right) \quad (14)$$

式中, i_{g1} 、 i_{g2} 分别为 2 个器件的栅极驱动电流,当 L_g 不同,其他因素一致时,电流差可表示为

$$\Delta i_d = g_{fs} \left(i_{g1} - i_{g2} R_g + L_{g1} \frac{di_{g1}}{dt} - L_{g2} \frac{di_{g2}}{dt} \right) \quad (15)$$

由式(15)可见,栅极电感的差异只会影响到开关暂态电流的均衡,且栅极驱动电流比较小,稳态时可近似认为 $i_{g1} = i_{g2}$, $\frac{di_{g1}}{dt} = \frac{di_{g2}}{dt}$ 。栅极寄生电感的差异 ΔL_g , 主要体现为开关暂态过程中的时间延迟 τ , 具体表示为

$$\tau = \frac{\Delta L_g}{R_{g(on)}} \quad (16)$$

当 L_g 有差异,其他因素一致时,根据式(15)和式(16), L_g 的影响主要体现在开关暂态过程中。

1.2.4 栅极开通电阻($R_{g(on)}$)和栅极关断电阻($R_{g(off)}$)的影响分析

栅极电阻 R_g 分为栅极开通电阻($R_{g(on)}$)和栅极关断电阻($R_{g(off)}$), 栅极电阻的差异也会导致不平衡电流的产生。根据基尔霍夫定律可得

$$i_{d1} = g_{fs} \left(V_{drive} - i_{g1} R_{g1} - L_{g1} \frac{di_{g1}}{dt} - L_s \frac{di_s}{dt} - V_{th} \right) \quad (17)$$

$$i_{d2} = g_{fs} \left(V_{drive} - i_{g2} R_{g2} - L_{g2} \frac{di_{g2}}{dt} - L_s \frac{di_s}{dt} - V_{th} \right) \quad (18)$$

式中, i_{g1} 、 i_{g2} 分别为 2 个器件的栅极驱动电流,当 R_g 不同,其他因素保持一致时,电流差可表示为

$$\Delta i_d = g_{fs} i_{g1} R_{g1} - i_{g2} R_{g2} + L_{g1} \frac{di_{g1}}{dt} - L_{g2} \frac{di_{g2}}{dt} \quad (19)$$

由式(19)可见,栅极开通和关断电阻的差异也会影响到导通电流的均衡。

2 仿真结果及数据处理

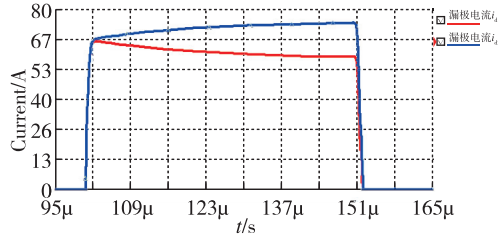
本文使用 Multisim 进行仿真分析,得到的仿真结果如图 2 所示,数据结果对比分析如图 3 所示。

对仿真结果的分析如下:

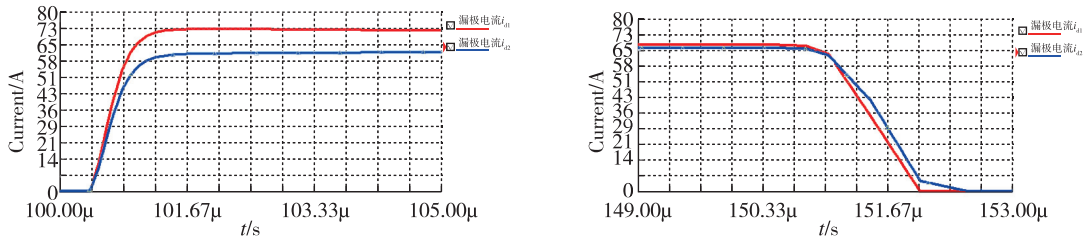
1) 当 R_{on} 有差异,其他因素一致时,2 个开关管的 V_{th} 值几乎相同;但 R_{on} 不同, Q_3 的 R_{on} 比 Q_2 高。在接通瞬变期间, Q_2 和 Q_3 具有相同的电流。通电后, Q_3 的电流比 Q_2 低。 Q_3 具有较低的通态电流,因为它具有较高的 R_{on} 。结果表明, R_{on} 的差异对静态均流性能有影响,但对动态均流影响不大。

2) 对于 L_s 较大的 MOSFET, 导通和关断过程都变慢。具有较小 L_s 的 MOSFET 管先开通且先关断, 开通暂态过程中承担大部分电流, 在导通过程中减小至相同, 在关断暂态过程中具有较大 L_s 的 MOSFET 管后关断, 多承受部分电流。随着 ΔL_s 的增加, 开关暂态过程中的电流不平衡也会增加, 但当 ΔL_s 不大时, 不平衡电流主要出现在开通关断瞬态过程中, 稳态导通后电流会趋于一致。

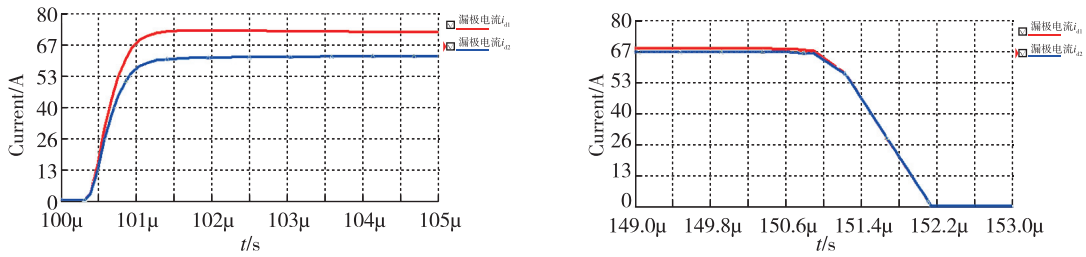
3) 对于 L_d 较大的 MOSFET, 导通过程变慢。具有较小 L_d 的 MOSFET 管先开通, 开通暂态过程中承担大部分电流, 在导通过程中减小至相同, 在关断暂态过程中, 同时下降, 影响不大。随着 ΔL_d 的增加, 开关暂态过程中的电流不平衡也会增加, 但当 ΔL_d 不大时, 不平衡电流主要出现在开通关断瞬态过程中, 稳态导通后电流会趋于一致。在开关暂态过程中, 除了对电流的影响外, L_d 对漏源电压 (V_{DS}) 也有很大的影响。在文献[14]和文献[15]中已经分析了 L_d 对单个 MOSFET 在 V_{DS} 上的影响。结果表明, L_d 越大, V_{DS} 开通时的压降越大, 关断时的电压过冲越大, 开通损耗越小, 关断损耗越大。



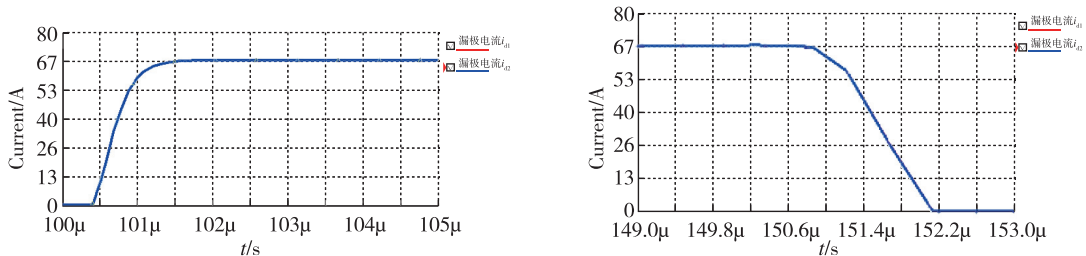
(a) R_{on} 有差异时的电流仿真结果



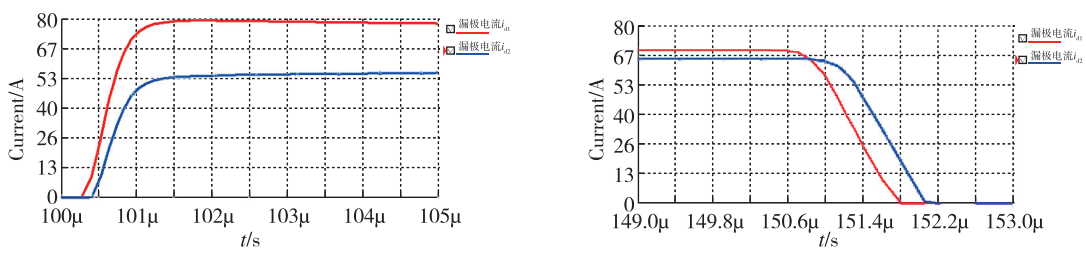
(b) 当 $L_{11} = 20\text{nH}$, $L_{10} = 30\text{nH}$, $\Delta L_s = 10\text{nH}$ 时开通关断仿真结果



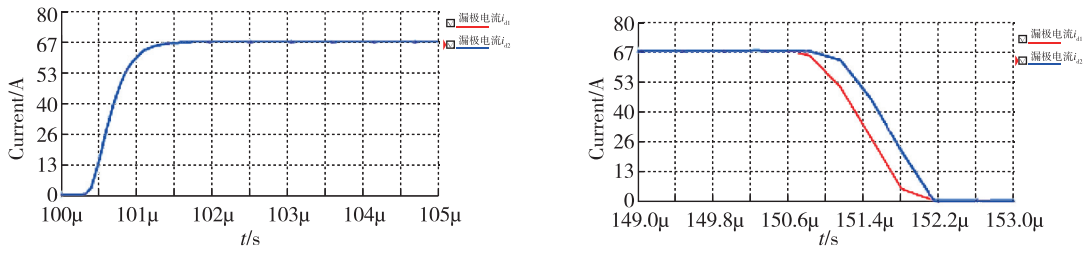
(c) 当 $L_4 = 30\text{nH}$, $L_5 = 50\text{nH}$, $\Delta L_a = 20\text{nH}$ 时开通关断仿真结果



(d) 当 $L_9 = 10\text{nH}$, $L_8 = 30\text{nH}$, $\Delta L_g = 20\text{nH}$ 时开通关断仿真结果



(e) 当 $R_5 = 30\Omega$, $R_4 = 50\Omega$, $\Delta R_{g(on)} = 20\Omega$ 时开通关断仿真结果



(f) 当 $R_3 = 30\Omega$, $R_2 = 50\Omega$, $\Delta R_{g(off)} = 20\Omega$ 时开通关断仿真结果

图 2 仿真结果图

Fig. 2 Simulation result diagram

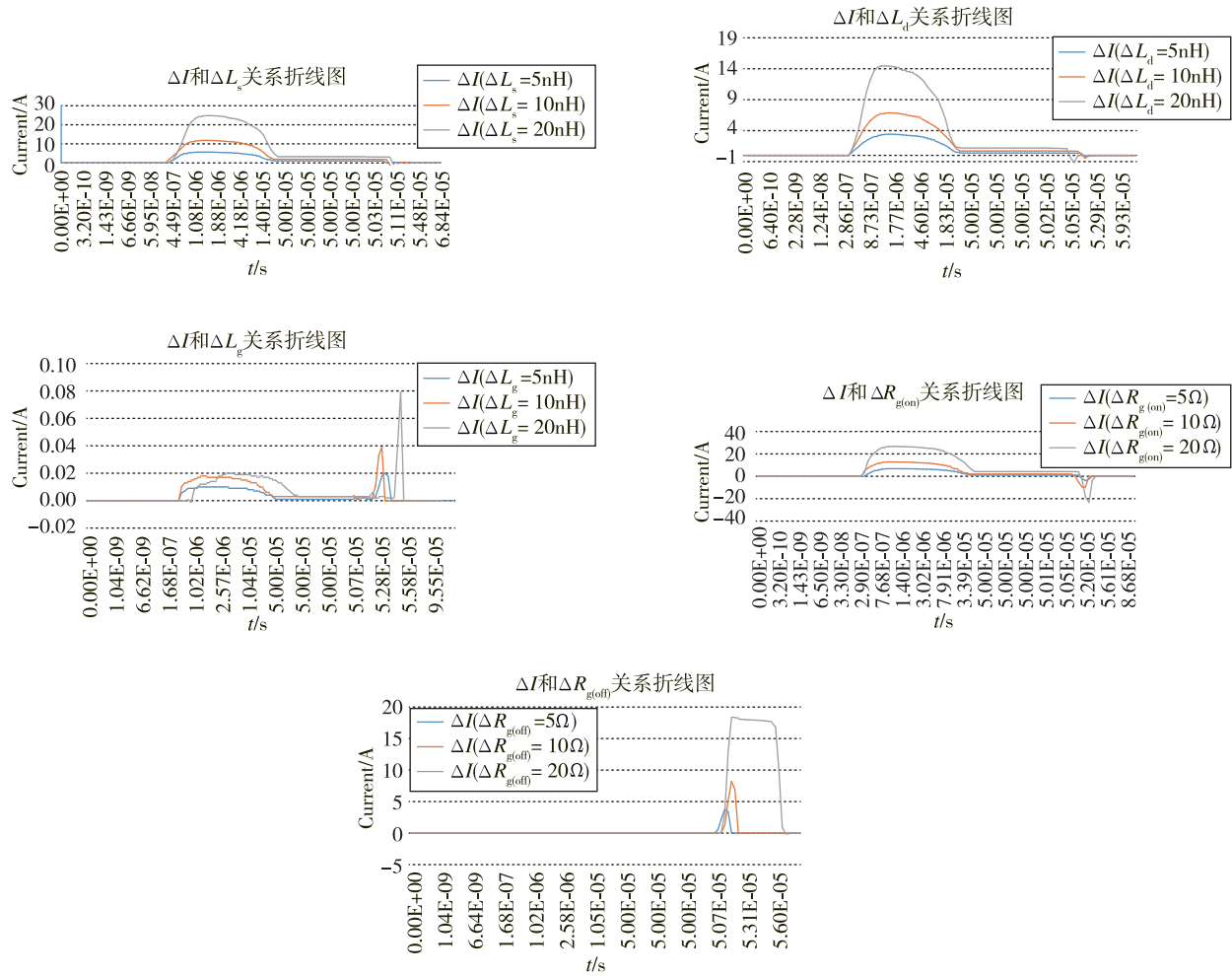


图3 数据结果对比图

Fig. 3 Comparison diagram of data results

4) 栅极杂散电感 L_g 的差异对均流影响不大。随着 ΔL_g 的增加, 开关暂态过程中的电流不平衡也会增加, 但 Δi_d 的差值很小, 仅在几十 mA。

5) 对于 $R_{g(on)}$ 较大的 MOSFET, 导通和关断过程都变慢。具有较小 $R_{g(on)}$ 的 MOSFET 管通过的栅极驱动电流 i_g 大, 所以先开通且先关断, 开通暂态过程中承担大部分电流, 若 $\Delta R_{g(on)}$ 不大时, 导通电流在稳态过程中减小至相同。对于 $R_{g(off)}$ 来说, 由于开通时 $R_{g(on)}$ 一致, 且由于和 $R_{g(off)}$ 串联的肖特基二极管的单向导电性, 所以开通暂态期间以及稳态期间电流是均衡的。但是在关断时, 肖特基二极管导通, $R_{g(off)}$ 的不同将会引起关断暂态期间的电流不均衡。 $R_{g(off)}$ 小的会先关断, $R_{g(off)}$ 大的后关断且多承受部分电流。随着 $\Delta R_{g(on)}$ 和 $\Delta R_{g(off)}$ 的增加, 导通电流不平衡也会增加, 但当 $\Delta R_{g(on)}$ 不大时, 不平衡电流主要出现在开通关断瞬态过程中, 稳态

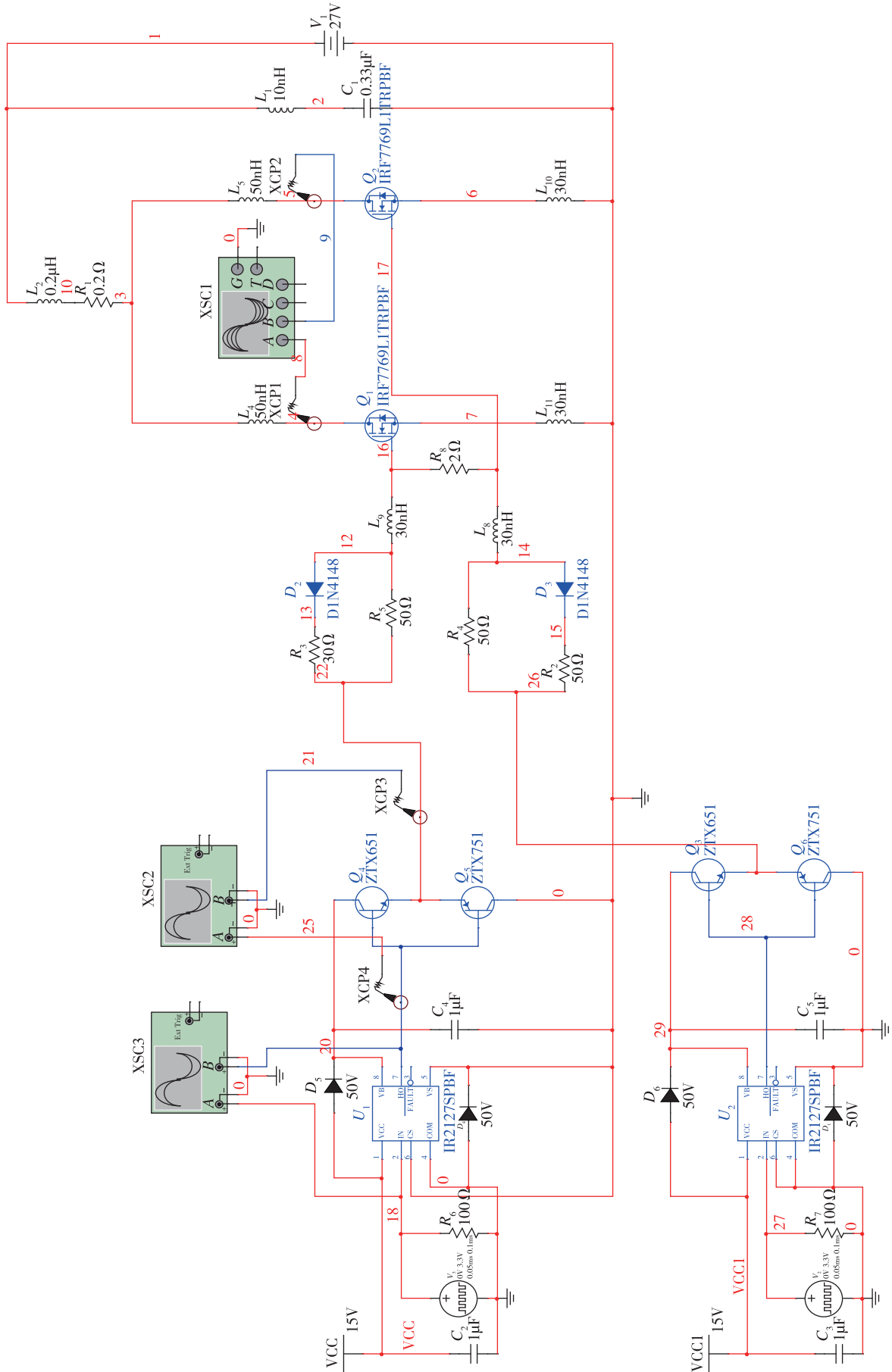
导通后电流会趋于一致。但是要注意若 $\Delta R_{g(off)}$ 过小, 关断过程中会产生关断振荡。

3 均流方法分析与仿真

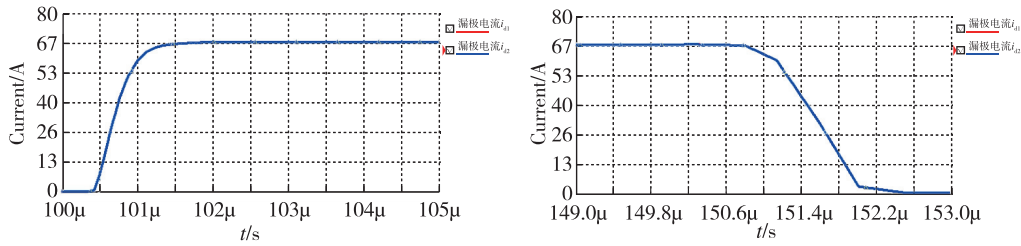
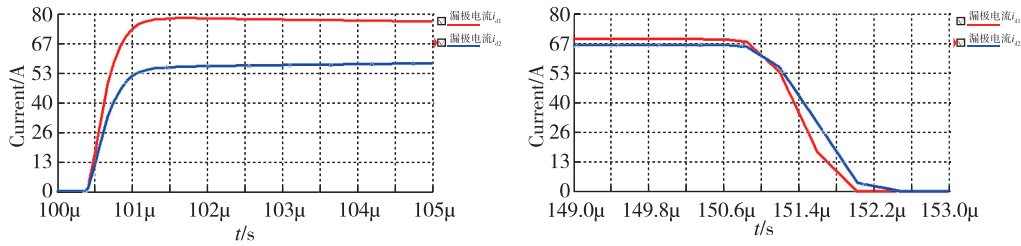
3.1 栅极串联均流电阻法

当驱动回路中的 R_g 、 L_g 、 V_{gs} 、驱动信号这些因素的差异导致不均流时, 将使 2 个栅极回路的栅极电流 i_g 出现差异, 这是导致 i_d 不均流的主要原因。若在栅极串联一个 2 Ω 的均流电阻, 栅极不平衡电流 Δi_g 会通过均流电阻支路实现 i_g 的平衡, 从而达到均流目的。

搭建的栅极串联均流电阻仿真电路和驱动信号有差异, 其他因素一致时, 并联的 MOSFET 的电流输出结果如图 4 所示。



(a) 栅极串联均流电阻仿真电路

(b) 当 Q_1 驱动信号延迟 50ns, Q_2 驱动信号无延迟时的仿真结果

(c) 所有因素都有差异时的均流结果

图 4 栅极串联均流电阻法图示

Fig. 4 Illustration of grid series equalizing resistance method

仿真结果表明:与图 2 相比,栅极串入均流电阻后,均流效果得到很大的改善。同样,当 R_g 、 L_g 、 V_{gs} 不一致时,通过栅极串入均流电阻后,均流效果得到很大的改善。此外,与图 2 相比,整体均流效果得到了明显的提升,但是对于 R_{on} 、 V_{th} 、 L_s 、 L_d 引起的不均流,该方法并没有取得好的效果。

3.2 耦合电感法

耦合电感有两种形式:同向耦合和反向耦合。并联均流电路通过耦合电感均流的形式为反向耦合,将反向耦合到公共磁芯上的 2 个相同匝数的线圈串联成并联支路,通过 Multisim 搭建耦合电感法仿真电路如图 5(a) 所示。当电流流入反向耦合线圈时,磁路中的磁通会产生相反的方向;当并联 MOSFET 影响因素一致时,并联支路完全对称,2 个并联支路中的电流 i_d 相等,合成磁通为零。根据法拉第电磁感应定律,当电路中的影响因素不一致时,并联支路产生的不平衡电流将在磁芯中产生磁通,并产生感应电动势。感应电动势使并联支路的不平衡电流保持在零,从而实现并联支路电流的均衡。仿真结果如图 5(b) 所示。

仿真结果表明:与图 2 相比,串入耦合电感后,均流效果得到很大的改善。不论是内因还是外因造成的不均流,该方法都具有良好的改善效果。

3.3 栅极串联均流电阻联合耦合电感法

由于栅极串联均流电阻法对于 R_{on} 、 V_{th} 、 L_s 、 L_d 引起的不均流,并未取得好的效果,故尝试在耦合电感法的基础上提出了栅极串联均流电阻联合耦合电感法,并搭建了仿真电路,如图 6 所示。

定义流经并联器件不平衡电流的不平衡度为

$\Delta\delta$

$$\Delta\delta = \frac{|i_{d1} - i_{d2}|}{i_{av}} \times 100\% \quad (20)$$

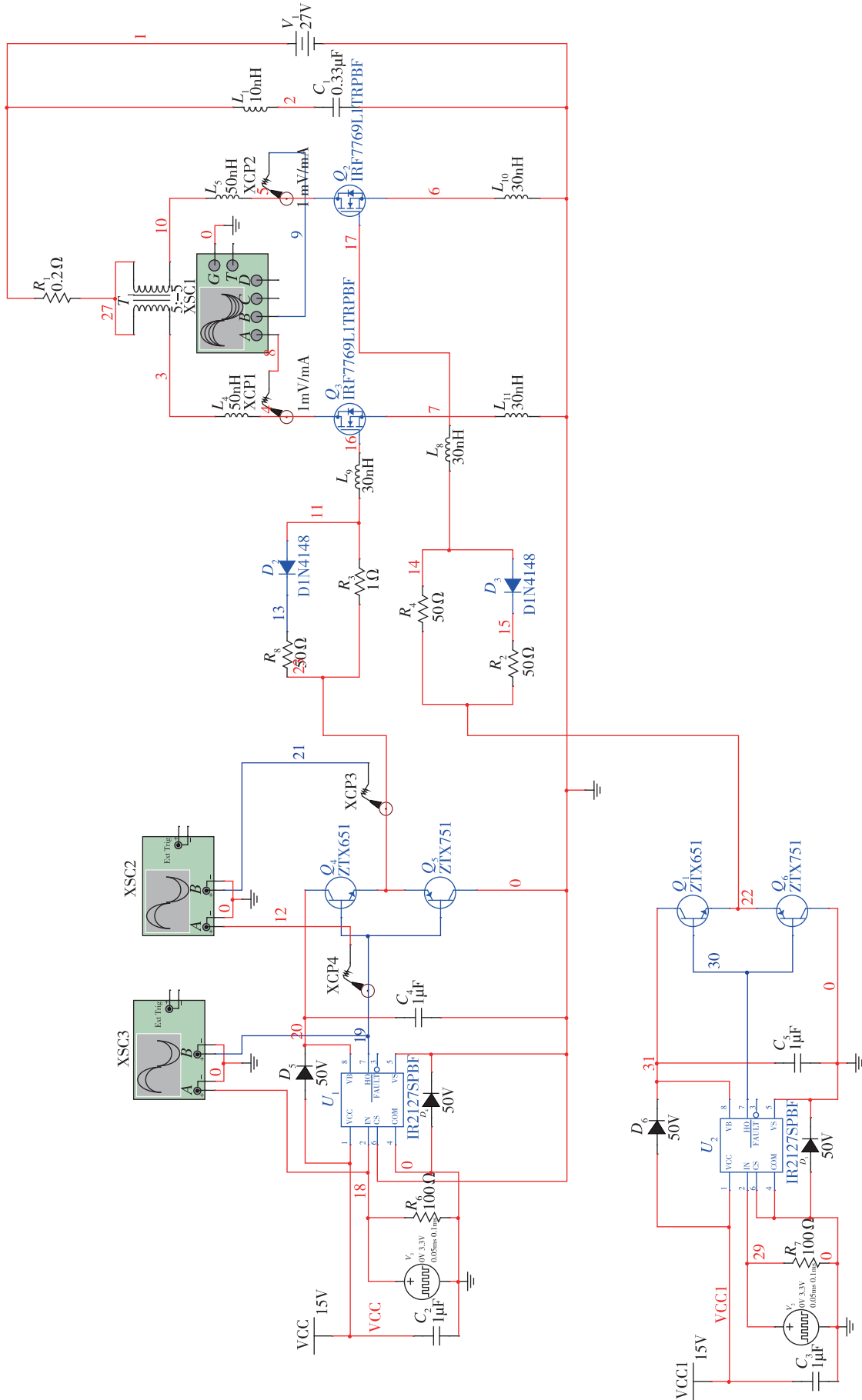
$$= 2 \frac{|i_{d1} - i_{d2}|}{i_{d1} + i_{d2}} \times 100\%$$

式中, $i_{av} = \frac{i_{d1} + i_{d2}}{2}$ 。

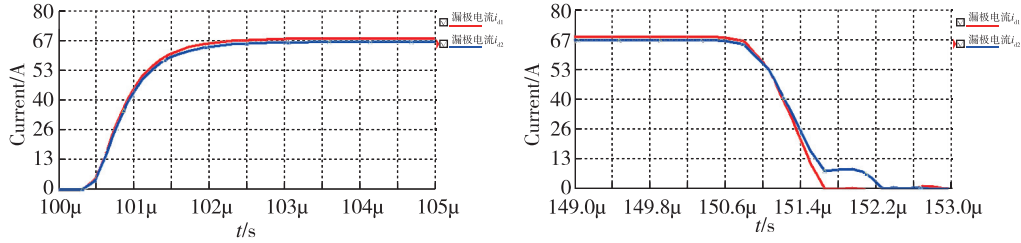
通过搭建仿真电路,得到栅极串联均流电阻联合耦合电感之后的均流结果,如图 7 所示。

仿真结果表明:与图 2 相比,栅极串联均流电阻联合耦合电感后,使得均流效果得到很大改善。针对无论是内因还是外因造成的不均流,该方法都具有极好的效果。为了对比三种方法的均流效果,得出 ΔI 和均流方法折线图,如图 8 所示。

通过式(20)计算可得,三种方法的不平衡度 $\Delta\delta$ 结果如表 1 所示。由图 8 可以发现,栅极串联均流电阻联合耦合电感法使得不平衡电流更加趋于零。



(a) 串入耦合电感仿真电路



(b) 所有因素都有差异时, 串入耦合感之后的均流结果

图 5 耦合电感法图示

Fig. 5 Illustration of coupled inductance method

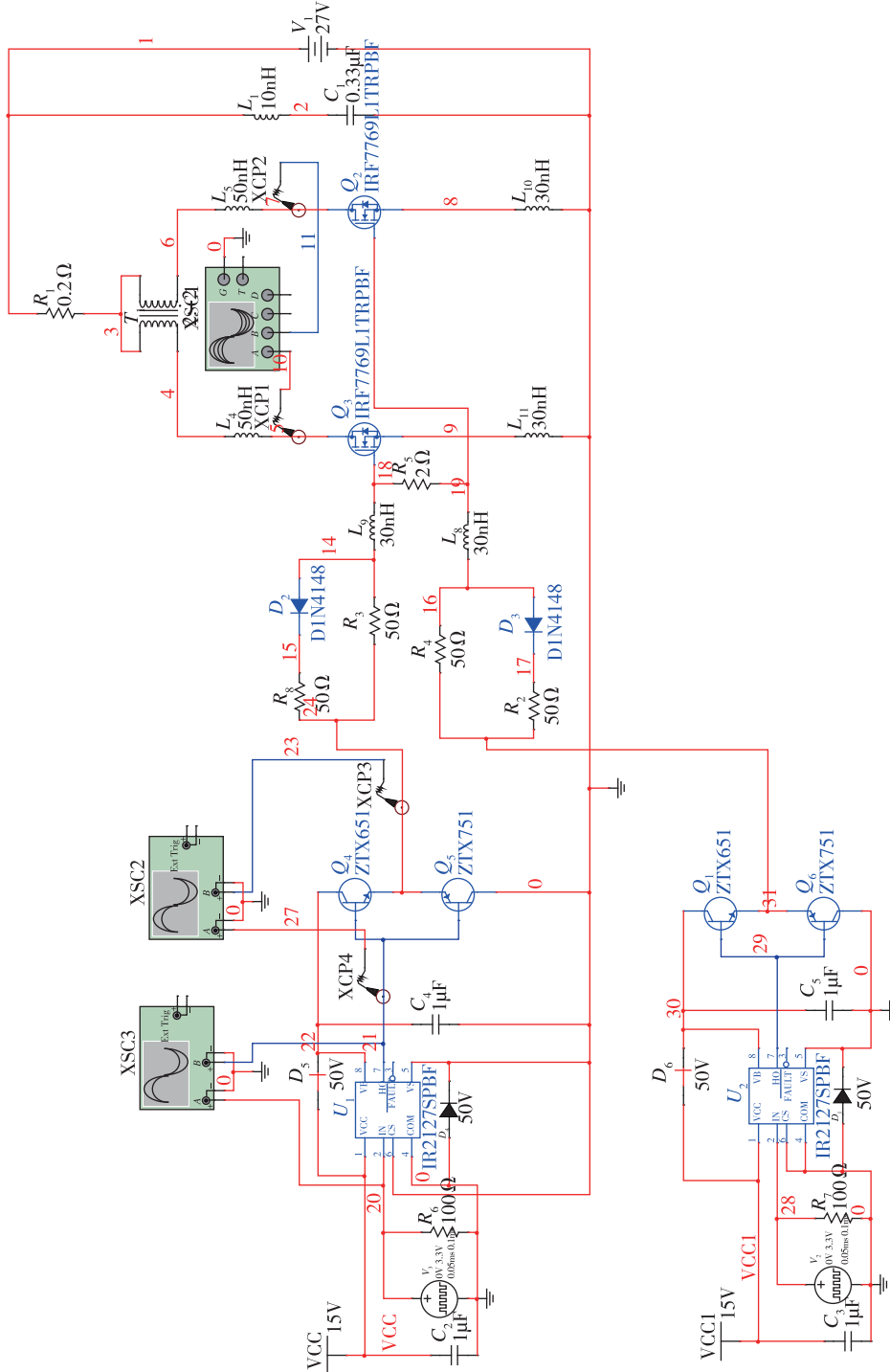


图 6 栅极串联均流电阻联合耦合电感法仿真电路

Fig. 6 Grid series equalizing resistance combined with coupled inductance simulation circuit

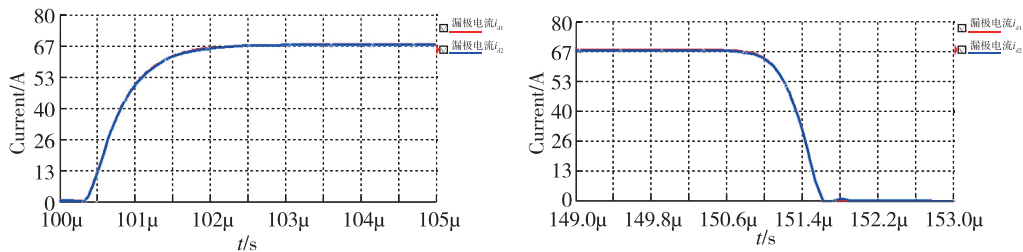


图 7 仿真结果

Fig. 7 The simulation results

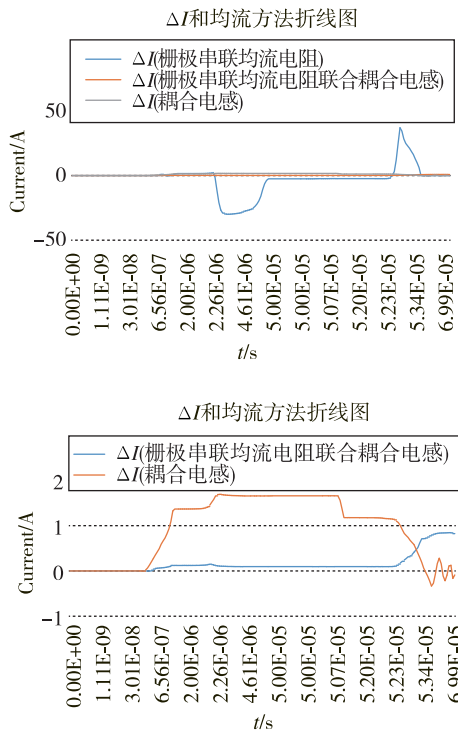


图 8 ΔI 和均流方法折线图

Fig. 8 Line chart of current sharing method and ΔI

表 1 电流不平衡度

Tab. 1 Degree of current unbalance

均流方法	不平衡度 $\Delta\delta$
栅极串联均流电阻法	16%
耦合电感法	<2%
栅极串联均流电阻联合耦合电感法	<1.6%

4 实验验证

为了测试该方法的可靠性,对所设计的仿真均流电路进行了实验验证。控制电路采用单片机 STM32F103C8T6 为驱动板提供 PWM 脉冲,驱动板连接上焊接的功率 MOSFET 均流电路,外加示波器、电源模块构成并联均流电路实验平台,实验平台如图 9 所示。选择适合于高频开关的铁硅铝磁芯

NPS080125,相对磁导率为 125,电感系数为 $68\mu\text{H}$,外径 $D_{\text{max}} = 21.08\text{mm}$,内径 $D_{\text{min}} = 12.07\text{mm}$,高度 $h = 7.11\text{mm}$ 。功率 MOSFET 型号采用 IR 公司的 IRFB4115,2 个并联器件的功率回路在焊接时布局尽可能均衡对称。



图 9 并联均流电路实验平台

Fig. 9 The experimental platform of parallel current sharing circuit

通过实验测试,2 个功率 MOSFET 上的漏极电流如图 10 所示,导出实验数据关键参数的对比情况如表 2、表 3 所示。无均流措施时,当不平衡电流

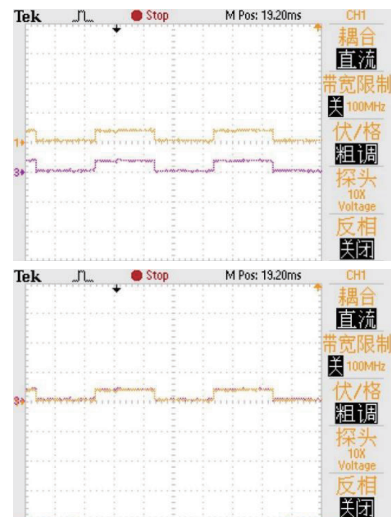


图 10 漏极电流波形

Fig. 10 Drain current waveform

ΔI 达到最大值 ΔI_{\max} 时,不平衡度 $\Delta\delta$ 为 27.43%; 不平衡电流 ΔI 达到最小值 ΔI_{\min} 时,不平衡度 $\Delta\delta$ 为 7.19%。采用栅极串联均流电阻联合耦合电感之后,当不平衡电流 ΔI 达到最大值 ΔI_{\max} 时,不平衡度 $\Delta\delta$ 为 1.46%,不平衡电流 ΔI 达到最小值 ΔI_{\min} 时,不平衡度 $\Delta\delta$ 为 1.41%。可以看出,栅极串联均流电阻联合耦合电感法在双管并联均流上是可行的,但是由于在电路中增加了耦合电感,使得漏极电流的上升时间和下降时间略微增加。

表 2 无均流时参数结果

Tab. 2 Results of each parameter without current sharing

器件	ΔI_{\max} 暂态 电流/A	ΔI_{\min} 暂态 电流/A	$t_r/\mu s$	$t_f/\mu s$
Q ₁	76.167	69.400	0.744	0.947
Q ₂	57.791	64.583	0.879	0.981
不平衡度	27.43%	7.19%	—	—

表 3 栅极串联均流电阻联合耦合电感法参数结果

Tab. 3 Parameter results of grid series equalizing resistance combined with coupled inductance method

器件	ΔI_{\max} 暂态 电流/A	ΔI_{\min} 暂态 电流/A	$t_r/\mu s$	$t_f/\mu s$
Q ₁	67.252	67.470	1.354	1.371
Q ₂	66.277	66.520	1.438	1.100
不平衡度	1.46%	1.41%	—	—

5 结论

基于大功率重载无人机的应用场景,针对功率开关器件由于器件参数和回路的不对称而导致的不同程度不均流问题,本文提出了一种新的方法——栅极串联均流电阻联合耦合电感法。通过仿真和实验证明了该方法能极大程度地提高静态和动态电流的均衡度,验证了该方法的有效性和可行性。仿真和实验结果表明:

1) 在 MOSFET 并联的系统中,由于内因和外因的差异导致并联 MOSFET 回路产生不均流问题,而这些因素在实际应用设计中无法避免。

2) 相对于无均流、栅极串联均流电阻、耦合电感法,对于双管并联的低压大电流系统,本文方法无论在动态均流还是静态均流中都有非常好的效果,可满足多旋翼重载无人机的应用场合。

3) 在实际应用中对功率要求更高的多器件并联回路,可将多个线圈进行耦合,重新设计耦合电

感,依据此方法可在提高电流容量的同时降低各个器件电流的不平衡度。

参考文献

- [1] 宋洪达,郝桂丽. 四旋翼飞行器的发展与应用[J]. 科技风, 2018(1): 134.
Song Hongda, Hao Guili. Development and application of quadrotor aircraft[J]. Technology Wind, 2018(1): 134(in Chinese).
- [2] 丁承君,王勇杰. 旋翼无人机动力系统选型及测试方案[J]. 科技创新与应用, 2017(6): 89.
Ding Chengjun, Wang Yongjie. Rotor UAV power system selection and test plan[J]. Science and Technology Innovation and Application, 2017(6): 89(in Chinese).
- [3] Li H, Munk-Nielsen S, Pham C, et al. Circuit mismatch influence on performance of paralleling silicon carbide MOSFETs[C]//Proceedings of 16th European Conference on Power Electronics and Applications (EPE'14-ECCE Europe). IEEE, 2014: 1-8.
- [4] Xue Y, Lu J, Wang Z, et al. Active current balancing for parallel-connected silicon carbide MOSFETs [C]// Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2013: 1563-1569.
- [5] Pefitsis D, Baburske R, Rabkowski R, et al. Challenges regarding parallel connection of SiC JFETs [J]. IEEE Transactions on Power Electronics, 2013, 28(3): 1449-1463.
- [6] Lim J K, Pefitsis D, Rabkowski J, et al. Analysis and experimental verification of the influence of fabrication process tolerances and circuit parasitic on transient current sharing of parallel-connected SiC JFETs [J]. IEEE Transactions on Power Electronics, 2013, 29(5): 2180-2191.
- [7] Chen Z, Yao Y, Boroyevich D, et al. A 1200V, 60A SiC MOSFET multichip phase-leg module for high-temperature, high-frequency applications [J]. IEEE Transactions on Power Electronics, 2013, 29(5): 2307-2320.
- [8] 张存凯,李正坤,陈乐,等. 多 MOSFET 并联均流的高稳定度恒流源研究[J]. 电测与仪表, 2016, 53(12): 81-86.
Zhang Cunkai, Li Zhengkun, Chen Le, et al. Research on the high stable constant current source based on multi-MOSFETs in paralleling connection[J]. Electrical Measurement and Instrumentation, 2016, 53(12): 81-86(in Chinese).

- [9] 潘健,李平,李新华,等. BSG 系统 MOSFET 并联均流研究[J]. 湖北工业大学学报, 2016, 31(1): 55-58.
Pan Jian, Li Ping, Li Xinhua, et al. On paralleling of power MOSFETs in BSG system [J]. Journal of Hubei University of Technology, 2016, 31(1): 55-58 (in Chinese).
- [10] 赵君,谭博,丁力,等. 基于并联 SiC MOSFET 架构的无刷直流电机高效驱动技术研究[J]. 现代电子技术, 2018, 41(9): 147-151.
Zhao Jun, Tan Bo, Ding Li, et al. Research on high-efficiency driving technology of BLDCM based on paralleling SiC MOSFET architecture[J]. Modern Electronics Technique, 2018, 41(9): 147-151(in Chinese).
- [11] 曾正,邵伟华,胡博容,等. 基于耦合电感的 SiC MOSFET 并联主动均流[J]. 中国电机工程学报, 2017, 37(7): 2068-2080.
Zeng Zheng, Shao Weihua, Hu Borong, et al. Active current sharing of SiC MOSFETs in parallel based on coupled inductors[J]. Proceedings of the Chinese Society of Electrical Engineering, 2017, 37(7): 2068-2080(in Chinese).
- [12] Xue Y, Lu J, Wang Z, et al. A compact planar Rogowski coil current sensor for active current balancing of parallel connected silicon carbide MOSFETs[C]//Proceedings of 2014 IEEE Energy Conversion Congress and Exposition(ECCE). IEEE, 2014: 4685-4690.
- [13] Cui Y, Chinthavali M S, Xu F, et al. Characterization and modeling of silicon carbide power devices and paralleling operation [C]//Proceedings of IEEE International Symposium on Industrial Electronics (ISIE). IEEE, 2012: 228-233.
- [14] Wang J, Chung S H, Li T H. Characterization and experimental assessment of the effects of parasitic elements on the MOSFET switching performance[J]. IEEE Transactions on Power Electronics, 2012, 28(1): 573-590.
- [15] Chen Z, Boroyevich D, Burgos R. Experimental parametric study of the parasitic inductance influence on MOSFET switching characteristics[C]// Proceedings of International Power Electronics Conference, 2010: 164-169.

(编辑:李瑾)